
Laboratorio di Calcolatori

Ingegneria Informatica

Competenze da acquisire

- Scrivere un programma nell'assembly di un processore RISC
 - Valutare le prestazioni di un sistema di elaborazione
 - Conoscere alcune tecniche per l'incremento delle prestazioni di un sistema di elaborazione
 - Modellare un sistema digitale mediante VHDL.
-

Argomenti del corso:

- Assembly EduMIPS64
 - Utilizzo di un Instruction Set Simulator (ISS)
 - Architetture dei calcolatori
 - Implementazione di tecniche hardware e software per risoluzione degli hazard
 - Utilizzo dell'ISS per la valutazione delle prestazioni
 - Tecniche per l'incremento del parallelismo
 - Esecuzione fuori ordine
-

Argomenti del corso:

- Gerarchia di memoria
 - Valutazione delle prestazioni
 - Utilizzo di un simulatore per la gerarchia di memoria
 - Tecniche per il miglioramento delle prestazioni
 - VHDL
 - Flusso di progettazione
 - Il linguaggio VHDL
 - Utilizzo di un ambiente per la creazione dei modelli e la loro simulazione
 - Esempi di modelli VHDL
-

Testi consigliati

- Per EduMIPS
 - <http://www.edumips.org/>
 - Per le architetture
 - Bucci, “Architettura e organizzazione dei calcolatori elettronici: strutture avanzate”, McGraw-Hill
 - David A. Patterson, John L. Hennessy, “*Struttura e Progetto dei Calcolatori Elettronici - L'Interfaccia Hardware/Software*”, Seconda Edizione Zanichelli
 - Hennessy & Patterson: Computer architecture, a quantitative approach (Morgan Kaufmann eds.)
-

Modalità d'esame

- Prove in itinere:
 - Una prima prova al termine della parte relativa all'assembly e le cache
 - Una seconda prova sul resto del programma
 - Prova d'esame (per chi non ha superato le prove in itinere)
 - Una prova complessiva su tutto il programma
-

Ricevimento

- Mercoledì 9-11
- Giovedì 9-11

- Stanza 13 blocco 13

Calcolatori Elettronici

Ingegneria Informatica

e-mail: Giuseppe.Ascia@dieei.unict.it

Web: <http://www.diit.unict.it/users/gascia>
